3+1 レベルインバータのフライングキャパシタ容量低減

水川 晃秀* 日下 佳祐(長岡技術科学大学)

Reduction of Flying Capacitor Capacitance in a 3+1-Level Inverter Akihide Mizukawa*, Keisuke Kusaka, (Nagaoka University of Technology)

This paper proposes a space vector modulation (SVM) strategy for reducing the flying capacitor (FC) capacitance in a 3+1-level flying capacitor converter (FCC). In conventional modulation for the 3+1 level inverter, FC voltages are intentionally kept unbalanced to reduce output harmonics. However, since the control considers only the phase with maximum current amplitude, large FC voltage fluctuations occur, requiring a large capacitor. To address this issue, the proposed method simultaneously and independently controls the charging and discharging of FCs in both maximum and minimum phase currents. By optimally selecting voltage vector coordinates near the output voltage vector, precise regulation of each phase FC voltage can be achieved while suppressing fluctuations. Simulation results show that the proposed method improves the voltage fluctuation rate from 5.42% to 1.75% and enables a 72.2% reduction in FCCapacitance. Moreover, improvements in output current and line voltage THD are confirmed, indicating that the proposed method enhances power quality.

キーワード:マルチレベルインバータ,フライングキャパシタ,空間ベクトル変調(Keywords, Multilevel inverter, Flying capacitor, Speace vector modulation)

1. はじめに

2レベルインバータは回路構成が単純であるため、多くの 実用例が報告されている。しかしながら、スイッチングによ り出力側に生じる電圧変動が直流電圧値と等価となるた め、相電流および線間電圧の高調波が大きいという課題を 有する。この課題を改善する回路手法の一つとして、マルチ レベルインバータが提案されている。マルチレベルインバ ータは、複数の半導体スイッチを直列接続する構造を有し ているため、等価スイッチング周波数を高めることが可能 であり、デバイスの低耐圧化を実現しつつ相電流および線 間電圧高調波を低減できる。

マルチレベルインバータには、フライングキャパシタ (FCC)型、ダイオードクランプ型、T-type など複数の回路トポロジーが提案されている(1-2)。その中でも FCC は、スイッチング動作によりフライングキャパシタ (FC) 電圧を任意に充放電できることが知られている(3-4)。

実装が容易にできるフライングキャパシタインバータ (FCC)の変調方式として、キャリア位相シフト変調 (PS-SVM) がある(⁶⁻⁷⁾。PS-SVM は位相が主回路のレベル数で均等になるようにキャリア波を生成し、複数あるキャリア波と三相電圧指令値を比較してゲート信号を生成する変調方式である。この方式は、特別な制御なしで FC 電圧をバランスさせる自然平衡機能がある。しかし、この方式では線間電

圧において線間電圧および相電流高調波が増加するという 問題がある。

解決方法の一方式として、空間ベクトル変調 (SVM) の適用が提案されている⁽⁸⁻¹⁰⁾。 SVM を適用することで、FCC の出力電圧ベクトルを任意に決定することが可能であるため、設計者の意図に沿ったスイッチング動作を得ることが可能である。例えば、所望の出力電圧を維持しつつ、相電流リプルが低減できようなスイッチングを行うことが可能になる。しかしながら、FC の自然平衡機能がないため、FC 電圧が入力電圧の半値にバランスするよう、別途制御を設ける必要がある。

3 レベルインバータの応用として、3+1 レベルインバータが提案されている。SVM では各相の FC の充放電のタイミングを自由に決められるため、FC 電圧を意図的にアンバランスに維持することが可能である。この特徴を用いて、あえて FC 電圧をアンバランスにすることで、出力可能な電圧レベルを一段階多くすることができる。本 SVM 手法を 3+1 レベル SVM と呼称する(11)。3+1 レベル SVM は、従来の 3 レベル回路構成のまま 4 レベルの電圧出力ができ、線間電圧および相電流高調波のさらなる低減が期待できる。

一方で、文献(11)にて提案されている 3+1 レベル SVM では充放電制御が電圧指令値の 2 倍周波数ごとに一度しか行われないため、FC 電圧変動が大きい。従来の 3+1 レベル SVM では FC 電圧変動を抑えるため、FC として大容量のキ

ャパシタを接続する必要がある。しかし、大容量キャパシタ は回路全体の小型化の妨げとなる。

そこで本稿では、FCの小容量化を目的とし、線間電圧および相電流ひずみの抑制と FC 電圧変動抑制の両立を実現するため、各相 FCの充放電を考慮した新しい 3+1 レベル FCCの SVM 方式を提案する。本変調では、電流振幅が最大の相と最小の相 FCの 2 相における FC 充放電も考慮することで、出力電圧制御と FC 電圧の制御を両立し、FC 電圧変動を抑制する。

2. フライングキャパシタインバータ(FCC)

Fig. 1 に三相 3 レベル FCC の回路図を示す。 3 レベル FCC は,直列接続された 4 つの半導体スイッチを 1 つのレグとして,本レグを 3 並列させた回路構成である。各レグにおいて,上側 2 つが上アーム,下側 2 つが下アームを形成する。本稿では,上アーム 2 つのスイッチのオンオフ状態を用いて,n 相目のスイッチング状態を (S_{n1}, S_{n2}) として表す。ここで $S_{n1}, S_{n2} = 0$ はオフ, $S_{n1}, S_{n2} = 1$ はオン状態を示す。 1 レグのスイッチング状態は Table 1.に示す全 4 パターンになる。

さらに各レグの 4 通りのスイッチング状態を state と呼称 する。state は各レグのスイッチング状態を一桁の数字で表 す。state によって電流経路が変化し、FCC における出力電 圧は Table 1.のように決まる。

FCC が出力する相電圧は,電流経路により state = 1 では v_{fc} ,state = 2 では $V_{dc} - v_{fc}$ となる。これは state = 0,3 では FC を経由せず,state = 1,2 では FC を経由する電流経路を構成 するためである。そのため,FC 電圧をバランスするには各相の FC の充放電制御が必須となる。

FC の充放電は state と相電流方向に依存する。Table 1.に示すように、相電流が正の場合は state = 1 で FC を放電、state

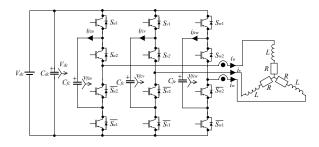


Fig. 1. Three-3phase, -three-level FCC.

Table 1. The relation between the switching function and the charging/discharging state of FC(*=u, v, w).

_	-	_	-		
Switching $(S *_1,$	S *2)	0, 0	0, 1	1, 0	1, 1
state		0	1	2	3
Output Volta	ge	0	v_{fc}	V_{dc} - v_{fc}	V_{dc}
FC Charging/	i > 0	Neutral	Discharging	Charging	Neutral
Discharging	i < 0	Neutrai	Charging	Discharging	Neutrai

=2 で充電する。相電流が負の場合は state=1 で充電,state=2 で放電となる。したがって,FC 電圧を制御するには,FC 電圧と相電流方向に応じて適切な state を選択する必要がある。

以上より、FCCではスイッチング状態と相電流方向によって FC の充放電が決まる。この特性を踏まえ、出力電圧を精密に制御するには所望の電圧ベクトルを生成できる変調方式が不可欠である。次章では、代表的な制御方式である SVM について説明する。

3. 3 レベル空間ベクトル変調(SVM)

3 レベル FCC の SVM 方式では、FC 電圧を入力電圧の半値にバランスさせる。このときの電圧ベクトル図を Fig. 2.に示す。異なる state であっても同一座標上に出力される電圧ベクトルが存在し、これを冗長ベクトルと呼称する。冗長ベクトルを除くと、選択可能な基本ベクトルは 19 パターンとなる。冗長ベクトルの選択は FC 電圧に依存し、例えば FC が過放電している場合は、該当相を充電するベクトルを選択する。

所望の電圧ベクトルを得るには、3 つの基本ベクトルを選択する必要がある。電流リプルを最小化するためには、選択する 3 つのベクトルが形成する面積が最小となるよう選択することが望ましい。しかし、基本ベクトルの数が増加すると選択に必要な計算コストも増大する。そこで、Fig.2 のように電圧ベクトル図を 6 つのセクタに分割し、出力電圧ベクトルの位相に応じて探索範囲を限定する方式が用いられる。この方法により、不要な遠方ベクトルの計算を省略し、近傍ベクトルのみを探索することで計算コストを低減できる。本章では、FC 電圧を入力電圧の半値にバランスさせた場合の基本ベクトル選択法について述べた。次章では、FC電圧を意図的にアンバランスに維持して線間電圧および相電流高調波を低減する 3+1 レベル SVM 方式(II)について説明する。

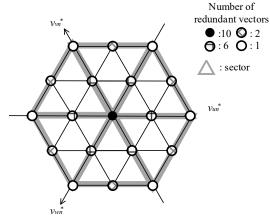


Fig. 2. Output voltage vector on space vector modulation.

4. 3+1 レベル SVM⁽¹¹⁾

Fig. 3.に FC 電圧を入力電圧の 40%に設定し、あえてアンバランス状態にした場合の電圧ベクトル図を示す。アンバランス化により、これまで同一点に配置されていた基本ベクトルが移動し、冗長ベクトルを除いた選択可能な基本ベクトルは 49 パターンに増加する。

出力電圧ベクトルがインバータ出力限界の内接円上を通過する場合, Fig. 2.の 3 レベルの場合と比較して, Fig. 3.の 3+1 レベルの方が出力電圧ベクトルにより近いベクトルを選択できる。その結果, より近接した基本ベクトルを用いることが可能となり, 相電流リプル低減が期待できる。ただし, 相電流リプル低減を実現するためには基本ベクトルの配置だけでなく, 各相の FC 充放電状態を考慮した選択が必要である。

三相のうち相電流が最大となる相(相電流最大相)は、FCに流出入する電流量も最大であり、FC電圧に最も大きな影響を与える。したがって、FC電圧を意図的にアンバランスにするためには、相電流最大相のFC充放電に着目すること

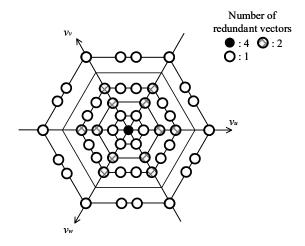


Fig. 3. Voltage space vector diagram (3+1 Lv.).

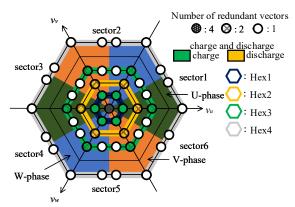


Fig. 4. Voltage vector diagram with FC charging/discharging (only max phase current).

が重要である。

Fig. 4.に相電流最大相 FC の充放電状態を付記した電圧ベクトル図を示す。Hex1 および Hex3 は充電する基本ベクトル群,Hex2 は放電する基本ベクトル群,Hex4 は充放電を維持する基本ベクトル群である。また,図中の色分けは相電流最大相の範囲を示し,緑は u 相,橙は v 相,青は w 相に対応する。

Fig. 5.に示す例では、白矢印で示した出力電圧ベクトルに対して赤丸の基本ベクトルが選択される。この選択法を継続すると、相電流最大相である u 相の FC 電圧は充電され続ける。FC 電圧を適切にアンバランスに維持するためには、Fig. 6.に示すように Hex2 上のベクトルを選択し、必要に応じて放電を行う必要がある。

以上の方法により、FC 電圧をアンバランスに維持できる。 しかし、この制御では電圧指令値の 2 倍周波数ごとに一度 しか FC の充放電を行わないため、FC 電圧変動が大きいと いう課題が残る。さらなる FC 電圧変動抑制には、新しいベ クトル選択法が必要である。次章では、その具体的な方法を

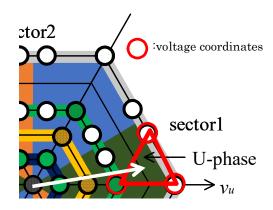


Fig. 5. Selection of voltage coordinates with FC over-discharge (max phase).

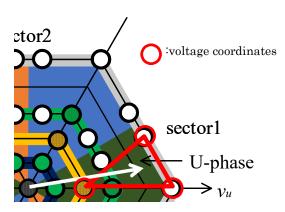


Fig. 6. Selection of voltage coordinates with FC over-charge (max phase).

提案する。

相電流最小相 FC も考慮した新しい 3+1 レベル SVM

本章では、提案する三相 3 レベル FCC における各相の FC 電圧制御手法について述べる。 FC の出力電圧を精密に制御し、電圧リプルを抑制するためには、選択した電圧ベクトルに応じた各相 FC の充放電状態を把握する必要がある。 Fig. 7.は、 Fig. 4.に示した電圧ベクトル図に、 相電流中間相および最小相 FC の充放電情報を拡張したものである。

Fig. 7.に示すように、Hex4 上に存在する基本ベクトルのうち、uvw 軸上に位置するものは三相 FC を充放電しない。このベクトルを軸上ベクトルと呼称する。一方、uvw 軸上に存在せず、相電流最小相 FC を充電するベクトルを非軸上ベクトルと呼称する。軸上ベクトルは最小相 FC を充電しないため、FC 充放電においては考慮が不要である。しかし、非軸上ベクトルは最小相 FC を充電するため、制御において考慮する必要がある。

前章の Fig. 5.および Fig. 6.に示した基本ベクトル選択では、3つの選択した基本ベクトルのうち2つが Hex4 上に属していた。したがって、Hex4 上の基本ベクトルを利用することで、従来の相電流最大相 FC の充放電制御に影響を与えることなく、最小相 FC を独立に制御できる。

しかし、最小相 FC のみを放電可能な電圧ベクトルは、出

Table 2. Phase Current Directions.

Phase range [deg]	Max phase	Mid/Min phase
0 ~ 60	+	-
60 ~ 120	_	+
120 ~ 180	+	Ī
180 ~ 240	-	+
240 ~ 300	+	. 1
300 ~ 360	_	+

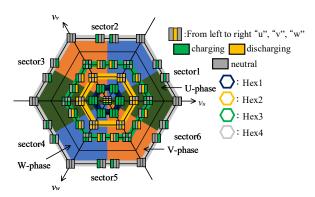


Fig. 7. Voltage vector diagram with FC charging/discharging (all phase current).

力電圧ベクトルの近傍には存在しない。そのため、非軸上ベクトルが選択される際に、相電流最小相の電流方向が反転する条件を明確にし、そのタイミングで非軸上ベクトルを 選択する必要がある。

三相平衝時,インバータの三相電流の和はゼロであり,次式が成立する。

上式より、相電流中間相および最小相の極性は最大相と逆とならない場合成立しないことがわかる。また、Table 2.に示すように、相電流最大相の方向は電圧ベクトルの位相に応じて 60 deg. ごとに反転する。これを整理すると、相電流中間相および最小相の方向は Table 2.のように定まる。

Table 2.より、位相範囲をまたぐと最小相電流の方向が反転することが分かる。したがって、3つの基本ベクトルのうち、Hex4上で選択されたベクトルが位相範囲をまたぐと、最小相FCの動作が充電から放電に切り替わる。

この充放電特性から、最小相 FC が過充電状態にある場合 には、出力電圧ベクトルに最近接する Hex4 のベクトルでは

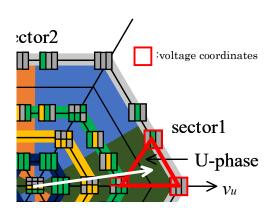


Fig. 8. Selection of voltage coordinates with FC over-discharge (min phase).

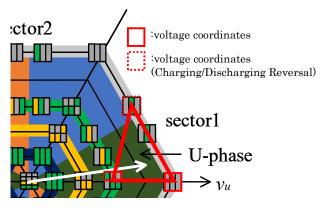


Fig. 9. Selection of voltage coordinates with FC over-charge (min phase).

Table 3. Simulation parameters.

System Parameter	Value
DC Link Voltage	DC 300 V
Flying Capacitor	1.8 mF
DC Link Capacitor	4.7 mF
Carrier Frequency	10 kHz
Resistance	5.5 Ω
Inductor	346 μΗ
Voltage Reference Frequency	50 Hz

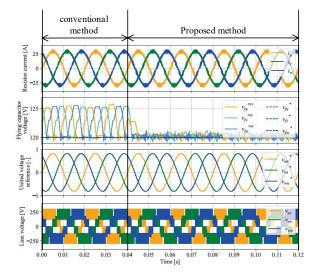


Fig. 10. Output Time Responses.

Table 4. Voltage Regulation.

method	Max FC Voltage [V]	Min FC Voltage [V]	Voltage Regulation [%]
conventional	125.7	119.2	5.42
proposed	121.3	119.2	1.75

なく、2番目に近いベクトルを選択する。これにより、最小相 FC の放電を実現できる。また、相電流リプル低減の観点から、可能な限り近接したベクトルを選択する必要がある。

以上を整理すると,最小相が過放電状態では Fig. 8.に示すように Hex3 および Hex4 の近傍ベクトルを選択し,過充電状態では Fig. 9.に示すように最大相の位相範囲を超えた非軸上ベクトルを選択する。

この方法により、相電流最大相と最小相の FC を独立かつ 同時に制御でき、FC 電圧変動を効果的に抑制できる。次章では、本提案法の有効性をシミュレーションにより検証する。

6. シミュレーション結果

提案手法による効果を検証するため、シミュレーション を実施した。従来法は相電流最大相FCの充放電制御する方

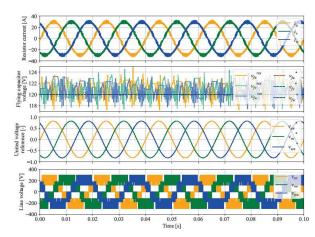


Fig. 11. Output Waveforms for Reduced FC Capacitance.

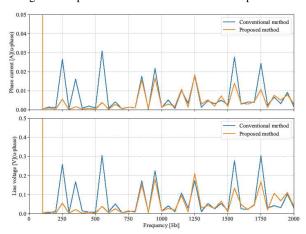


Fig. 12. Frequency Analysis Results (until 2 kHz).

Table 5. Phase current/Line voltage THD (u-phase).

method	Phase current THD [%]	Line voltage THD [%]
conventional	0.239	0.258
proposed	0.141	0.164

式、提案法は相電流最大相と最小相 FC を同時に制御する方式とした。シミュレーション条件を Table 3.に示す。

Fig. 10.にシミュレーション結果を示す。図中の前半が従来法,後半が提案法である。提案法は FC 電圧変動が小さく,FC 電圧が入力電圧の 40%を維持した。目標とするアンバランス電圧値を v_i cref,FC 電圧の最大値を v_i crema,FC 電圧の最小値を v_i crema,FC 電圧の最小位を v_i crema,FC 電圧の v_i crem

Voltage Regulation =
$$\frac{v_{fc} - v_{fc}}{v_{fc}} \times 100 \quad ... \quad (2)$$

上式より算出した計算結果を Table 4.に示す。提案法の電圧変動率は従来法より 3.67 ポイント低く, FC 電圧変動を十分に抑制できることが確認できた。

次に、従来法の電圧変動率と同等になるまで FC 容量を低減した場合の結果を Fig. 11.に示す。このときの FC 容量は

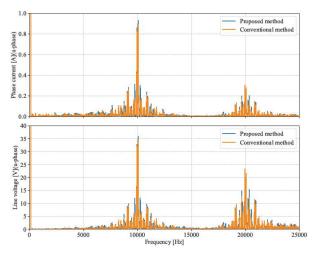


Fig. 13. Frequency Analysis Results (until 25 kHz).

Table 6. Phase Current Amplitude.

method	10 kHz	20 kHz
conventional	0.891	0.280
proposed	0.929	0.243

500 μ F であり、低減前 FC 容量の 1.8 mF と比較して 72.2 % 容量を削減しても同電圧リプルとなることを確認した。

Fig. 12.に、相電流および線間電圧の周波数解析結果を示す。振幅が 0.02 A 以上の高次成分において、提案法の低減効果が顕著である。u 相の相電流と線間電圧の周波数解析結果から、THD 値を次式で算出した。Table 5.に THD 解析結果を示す。提案法の THD 値は従来法に比べ、相電流では 0.098 ポイント、線間電圧では 0.094 ポイント低下した。これより、提案法の相電流および線間電圧 THD を従来法と比較して低減できることを確認した。これは、変動抑制した FC 電圧が各相の state によって線間電圧より出力されることに起因する。よって、提案法は FC 電圧変動を抑制しつつ、 FC 容量削減と相電流・線間電圧 THD 値の改善を両立することが可能であると言える。

Fig. 12.の周波数解析を 25 kHz までに拡張した結果を Fig. 13.に示す。キャリア周波数の 10 kHz 成分とその二倍周波数の 20 kHz の両成分の振幅を Table 6.にまとめる。比較の結果,提案法はキャリア周波数の 2 倍周波数成分では減少したが,キャリア周波数成分では減少には至らなかった。

7. まとめ

本稿では、3+1 レベルフライングキャパシタインバータにおける FC 容量の低減を目的として、新しい空間ベクトル変調方式を提案した。従来法は相電流最大相のみを対象に制御していたため、FC 電圧変動が大きく、大容量のキャパシタを必要とするという課題があった。これに対し、本研究で

は相電流最小相も同時に考慮することで、最大相と最小相の FC を独立かつ同時に制御可能とする変調法を提案した。

シミュレーションにより、提案法の有効性を確認した。その結果、電圧変動率は従来法の 5.42 %から 1.75 %へと大幅に低減され、FC 容量は 72.2 %削減できることを示した。また、出力電流および線間電圧の THD も改善され、高調波抑制効果が得られることを明らかにした。さらに、高周波数成分の解析から、提案法はキャリア周波数の 2 倍周波数成分では減少したが、キャリア周波数成分では減少には至らなかった。

以上の結果から、提案法は FC 容量の削減と電力品質の維持を両立する有効な手法であるといえる。今後は、提案法を 実機にも適用し、シミュレーションと同様な効果が得られるか検証する。

文 献

- (1) L. Zhang and S. J. Watkins: "Capacitor voltage balancing in multilevel flying capacitor inverters by rule-based switching pattern selection," IET Electr. Power Appl., Vol. 1, No. 3, pp. 339-347 (2007).
- (2) R. A. Ahmed, E. D. Hassan, and A. H. Saleh: "A new flying capacitor multilevel converter topology with reduction of power electronic components," Int. J. Power Electron. Drive Syst., Vol. 14, No. 2, pp. 1011-1023 (2023).
- (3) A. M. Y. M. Ghias, J. Pou, M. Ciobotaru, and V. G. Agelidis: "Voltage Balancing Method for the Multilevel Flying Capacitor Converter Using Phase-Shifted PWM," Proc. 2012 IEEE International Conference on Power and Energy (PECon), pp. 199-204 (2012)
- (4) J. H. Seo, C. H. Choi, and D. S. Hyun: "A new simplified space-vector PWM method for three-level inverters," IEEE Trans. Power Electron., Vol. 16, No. 4, pp. 545-550 (2001).
- (5) Sanghun Choi, Maryam Saeedifard: "Capacitor Voltage Balancing of Flying Capacitor Multilevel Converters by Space Vector PWM", IEEE Transactions on Power Delivery, Vol. 27, No. 3, pp. 1154-1161 (2012).
- (6) J. Ebrahimi, H. Karshenas, S. Eren, and A. Bakhshai: "A fast-decoupled space vector modulation scheme for flying capacitor-based multilevel converters," IEEE Trans. Power Electron., Vol. 36, No. 12, pp. 14539-14549 (2021).
- (7) Y. Deng, Y. Wang, K. H. Teo, and R. G. Harley: "A Simplified Space Vector Modulation Scheme for Multilevel Converters," IEEE Transactions on Power Electronics, Vol. 31, No. 3, pp. 1873-1886 (2016).
- (8) Y. Deng, K. H. Teo, C. Duan, T. G. Habetler, and R. G. Harley: "A Fast and Generalized Space Vector Modulation Scheme for Multilevel Inverters", IEEE Transactions on Power Electronics, Vol. 29, No. 9, pp. 4892-4905 (2014).
- (9) S. Shimura and K. Kusaka: "New space vector modulation to maintain unbalanced flying capacitor voltage for output current ripple reduction," Proc. IEEE Appl. Power Electron. Conf. Expo. (APEC), pp. 1957-1963 (2024).
- (1 0) A. Salem and M. A. Abido: "T-type multilevel converter topologies: A comprehensive review," Arab. J. Sci. Eng., doi: 10.1007/s13369-018-3506-6 (2018).
- (1 1) F. Z. Peng: "A generalized multilevel inverter topology with self voltage balancing," IEEE Trans. Ind. Appl., Vol. 37, No. 2, pp. 611-618 (2001).