

ZVS タンクインバータの ZVS 条件の導出

◎林 倫瑠, 日下 佳祐 (長岡技術科学大学)

1. はじめに

近年, SiC や GaN などのワイドバンドギャップ(WBG)デバイスの普及により回路の高周波化が可能となっている。高周波動作は, 負荷共振回路における共振用インダクタやコンデンサなどの受動部品の小型化を可能とする一方で, デバイスで生じるスイッチング損失の増加を招く。スイッチング損失の低減手段として ZVS(ゼロ電圧スイッチング)があるが, 軽負荷では負荷電流が小さくなるため ZVS 達成しづらい問題がある。これらの問題に対して, ZVS 可能範囲を広げられる ZVS タンクインバータが提案されているが^[1] これまで ZVS 条件は明確になっていない。

そこで本論文では, ZVS タンクインバータの ZVS 条件を導出し, ZVS タンクの最適なインダクタンス L を導出する。導出したインダクタンス L を用いたシミュレーションにより, ZVS 条件の妥当性を検証する。

2. 回路動作および ZVS 条件

ZVS タンクインバータを Fig.1 に示す。本回路は, フルブリッジインバータの各legにローサイドスイッチに LC 回路を追加した構成をとる。この LC 回路を ZVS タンクと呼ぶ。ZVS タンクの C_{zvs} は入力電圧の半値 $V_{in}/2$ を維持しており, 各legのスイッチングによって L_{zvs} には矩形波上の電圧が印加されることで三角波状の電流がながれ, 各legの ZVS を達成する。

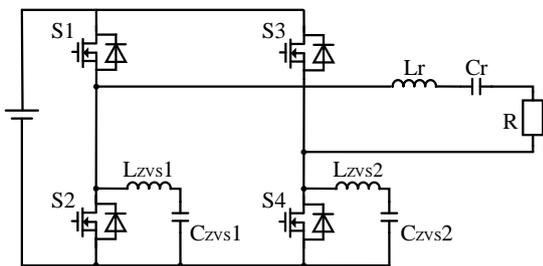


図1 ZVS タンクインバータ

次に ZVS タンクインバータの ZVS 条件を導出する。ZVS 達成のためには, デットタイム期間中に各legのデバイスの電荷を充放電する必要がある。デットタイム期間中の充放電に必要な電荷は式(1)から得られる^[2]。

$$Q = -\frac{1}{2} \int_{\frac{t_d}{2}}^{\frac{t_d}{2}} (i_{out}(t) + i_{zvs}(t)) dt \dots\dots\dots(1)$$

以上の式からデットタイム期間中に流れる出力電流と ZVS タンク電流を求める必要がある。式(2)にデットタイム期間中の出力電流, 式(3)にデットタイム期間中の ZVS タンク電流を示す。ZVS タンク電流を求める際, デットタイム期間中に実際には ZVS タンク電流が緩やかな放物線をえがくが, 簡単のため三角波と近似して導出を行う。

$$i_{out}(t) = \int_{\frac{t_d}{2}}^{\frac{t_d}{2}} I_m \sin \omega t dt \dots\dots\dots(2)$$

$$i_{zvs}(t) = \int_{\frac{t_d}{2}}^{\frac{t_d}{2}} \left(-\frac{4I_{Lzvs_max}}{T} t + I_{ZVS_max} \right) dt + \int_{\frac{t_d}{2}}^{\frac{t_d}{2}} \left(\frac{4I_{Lzvs_max}}{T} t - 3I_{ZVS_max} \right) dt \dots\dots\dots(3)$$

式(2), (3)から導出した結果を式(1)に代入することによって ZVS 条件である ZVS タンク電流の最大値が式(4)によって得られる。また, 最大電流値が得られることで ZVS タンクに必要なインダクタンスが式(5)によって得られる。

$$I_{zvs_max} = \frac{2Q + \frac{2I_m}{\omega} \sin \omega \left(\frac{\alpha}{2} - \phi \right) \sin \frac{\omega t_d}{2}}{t_d \left(1 - \frac{t_d}{T} \right)} \dots\dots\dots(4)$$

$$L_{zvs} = \frac{V_{in}}{4I_{zvs_max}} \left(\frac{T}{2} - \frac{t_d}{4} \right) \dots\dots\dots(5)$$

以上の式から, 想定するワーストの負荷条件が得られれば, ZVS に必要な ZVS タンクのインダクタンスを設計することが可能となる。

3. シミュレーション結果

本稿では ZVS 条件の検証を PLECS によって行った。入力電圧 300 V, 動作周波数 13.56 MHz, デットタイム 7.0 ns の条件でシミュレーションを行った。図2に導出した L_{zvs} を設定した波形, 図3に導出した L_{zvs} から 10%インダクタンス値を増加させた場合の波形を示す。それぞれ S1, S2 の電圧波形を示している。図3では円で囲まれている部分でドレイン-ソース間電圧がデットタイム期間中に Vdc まで上がりきらず ZVS が失敗していることが確認できる。導出した L_{zvs} を ZVS タンクに設定した場合 ZVS が達成されることを確認した。以上より ZVS 条件及び ZVS タンク内のインダクタンス値設計の妥当性を確認した。今後は実機回路を用いて実験を行う予定である

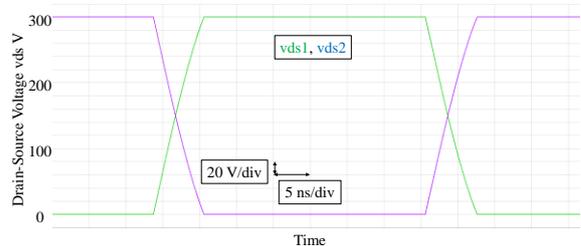


図2 ZVS 成功 ($L_{zvs} = 189$ nH)

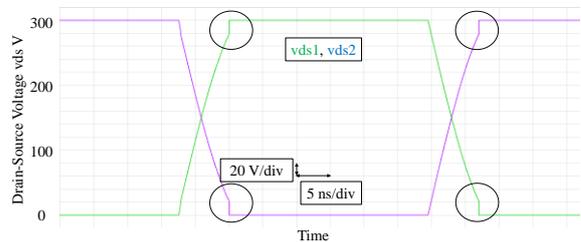


図3 ZVS 失敗 ($L_{zvs} = 207$ nH)

参考文献

[1] R. Okada, et al., "Novel Soft-switching Active-Bridge Converter for bi-directional Inductive Power Transfer System" in IEEJ Journal of Industry Applications, vol. 11, No. 1, pp97-107(2021).
 [2] M. Yamaguchi, et al., "Achievement of 6.78-MHz and 3-kW Single Inverter in Continuous Operation", The 10th International Power Electronics and Motion Control Conference (IPEMC), No. 669(2024).