

部分放電試験による SST 用高周波モールドトランスの基礎評価

米富 律騎* 日下 佳祐 (長岡技術科学大学)

小池 直希 長井 慎一郎 (ポニー電機株式会社)

Fundamental Evaluation of High-frequency Molded Transformers for SST by Partial Discharge Test

Ritsuki Yonetomi*, Keisuke Kusaka (Nagaoka University of Technology)

Naoki Koike, Shinichiro Nagai (PONY ELECTRIC CO.,LTD)

This paper reports on a fundamental evaluation of high-frequency molded transformers for solid-state transformers (SSTs). For high-frequency transformers in DC/DC converters for SSTs, high-voltage insulation between the primary and secondary windings, is required when the insulation distance is taken into consideration. In this paper, a molded transformer with high insulation reliability is employed and evaluated by a partial discharge test, which estimates the lifetime of the insulation material. Experimental results showed that the mold transformer had a discharge starting voltage of 9.14kV for the molded transformer and 2.66kV for the unmolded transformer, which is advantageous for the insulation of the molded transformer.

キーワード : Solid-State Transformer, 高周波トランス, モールドトランス, 部分放電, 絶縁
(Solid-State Transformer, high frequency transformer, molded transformer, partial discharge, isolation)

1. はじめに

近年, Solid-State Transformer (以下, SST) が直流スマートグリッドにおける受電トランスや, 超急速電気自動車充電器における商用周波数トランスの代替として注目されている。SST は, 中・高周波でトランスを動作させることでトランスの小型化が実現できるだけでなく, 電圧調整, 無効電力補償機能, マルチセル構成によるエネルギー貯蔵システム等, 従来商用周波数トランスでは実現できない機能を付与することが可能である⁽¹⁾⁻⁽³⁾。

SST 向けトポロジーとして, 複数セルの入力側を直列・出力側を並列接続 (以下, ISOP 接続) のマルチセル方式が提案されている。各セルには中・高周波で動作するトランスを内蔵した絶縁型の DC/DC コンバータが接続されており, この DC/DC コンバータは入力側出力間の絶縁と電圧変換により負荷へ任意の電圧を供給するため重要な役割を担っている⁽⁴⁾。ISOP 接続ではこの中・高周波トランスの一次側及び二次側に印加される電圧を低減可能であることから小型化できる。しかし, 6.6kV 系統での実用を考えた場合, 一次側巻線と二次側巻線間には最大で 6.6 kV が印加されることから, 一次側巻線と二次側巻線間に高い絶縁性能が要求される⁽⁵⁾。

高電圧が印加されるトランスの長期的な絶縁性能低下の原因の一つとして部分放電がある。高電圧が印加される巻線間等に設置される絶縁材中において, ボイドと呼ばれる

微小欠陥がある場合, このボイドを介して微小な電荷の移動により部分放電が発生する⁽⁶⁾。部分放電は変圧器の絶縁材料の劣化を招き, 絶縁寿命を縮めることで早期故障の原因となる⁽⁷⁾⁻⁽⁹⁾。しかし, 部分放電は絶縁体内部で起こるため実際に視覚することはできない。そのため, 機器の絶縁信頼性向上のために部分放電試験が用いられている⁽¹⁰⁾。部分放電試験は絶縁物に高電圧をかけた際の微小な電荷を検出することで, 絶縁材料の劣化のリスクを推定する⁽¹¹⁾⁻⁽¹²⁾。

従来, 高圧トランスの一部では高圧による放電を避けるため絶縁油を用いた油入変圧器が用いられてきた。しかし, 油入変圧器では火災の恐れ, 油交換の必要がある等メンテナンス性に問題があり, 長寿命が期待される SST 用高周波トランスへの適用には不适当である⁽¹³⁾。一方, 別絶縁手法としてモールドトランスがある。モールド材は難燃性の物質を用いるため安全性が高く, 油入変圧器等の通常の変圧器より絶縁性能が高いため小型・軽量化が可能であることに加え, メンテナンスが不要である⁽¹⁴⁾。しかしながら, モールドトランスの採用はこれまで商用周波数に限られており, 高周波トランスに対してモールドを行った際の絶縁性能については評価されていない。

そこで本論文では高周波トランスの絶縁性能を向上することを目的とし, SST 用高周波モールドトランスを設計, 開発した。比較対象として同体積となるモールドなしトランスを作成した。作成したトランスに対して部分放電試験を実施し, 部分放電性能において耐圧に関して優位性を示し

たので報告する。

2. SST 用高周波トランスの設計

<2・1> 電気設計

Fig. 1 に本稿で設計するトランスを適用する検討回路を示す。6.6 kV 系統への接続を想定した ISOP 接続の回路であり、1 相あたり 9 セルの計 27 セルで構成される。セル内の DC/DC コンバータは電流共振型の絶縁コンバータであり、トランスに通流する電流は正弦波状となる。

本回路に適応するトランスを Table 1 の条件で設計する。トランスの構造として内鉄型のトランスではコアの外側の巻線と他の回路の絶縁を検討する必要があることに加え、巻線がコア外部に出ることで、大型化の懸念があることから外鉄型での設計を行った。巻線については、絶縁距離の観点から一次側と二次側巻線を分離して巻くこととした。また、高周波トランスでは巻線の近接効果の影響が大きくなり重ね巻きをすると効率低下の原因となることから単相巻きを選択した。

コアはフェライトを使用し、高周波、大容量化の観点から PC40 材の UU80×150×30N を使用した。使用するフェライトの飽和磁束密度は 380 mT であることから、マージンを取り最大磁束密度 B が 200 mT となるよう設計を行った。設定した飽和磁束密度 B を超えないよう一次側巻数 N_1 を(1)式より導出した⁽¹⁵⁾。また、電圧比から二次側巻数を $N_2=N_1 \cdot V_2/V_1$ より決定する。なおここで、コアの断面積を A_e 、周波数を f とする。

$$N_1 = \frac{V_1}{4fBA_e} \quad (1)$$

伝送電力 P と二次電圧 V_2 から出力抵抗 R_{out} を求める。また、絶縁型 DC/DC コンバータのトランスは矩形波となるため、正弦波換算を行う。また、一次側、二次側に流れる電流を算出するため、(2)式より一次側に換算を行い、出力抵抗 R_{out}' を導出する⁽¹⁶⁾。

$$R_{out}' = \frac{\pi}{8} \left(\frac{N_1}{N_2} \right)^2 R_{out} \quad (2)$$

ここで、一次側換算抵抗 R_{out}' から、トランスの一次側、二次側に流れる電流 I_1, I_2 をオームの法則により求め、算出した電流 I_1, I_2 と巻線の電流密度 J より巻線の必要断面積 A_{N1} を求めた。この巻線の必要断面積と巻数から全体の巻線の必要断面積を求め、コアの窓面積 A_w を(3)式を用いて巻線の占積率 f_{Ni} を求めた。

$$f_{Ni} = \frac{A_{N1}N_1 + A_{N2}N_2}{A_w} \quad (3)$$

ここまでの検討においてコア数あたりの占積率の関係を Fig. 2 に示す。図中のプロットは巻線断面積のみを考慮した

占積率と、絶縁材を加えた場合の占積率を示す。なお、今回使用しているコアは UU コアであるため、コア 4 個が 1 組となる。本トランスでは、コア - 巻線間、一次巻線 - 二次巻線間に絶縁材を挿入する必要があるため、これらの電位間にそれぞれ 10 mm の余裕を取る。Fig. 2 より、この絶縁材を考慮すると全ての設計で占積率が 0.6 以上と高くなることがわかる。絶縁材を含めた占積率より、本検討ではコア 16 個を用いたコア構造を採用した。

Table 2 に設計パラメータを示す。また、本パラメータで磁束密度の解析をした結果を Fig. 3 に示す。設計通り、コア中の磁束密度がおおむね 200 mT となっていることがわかる。

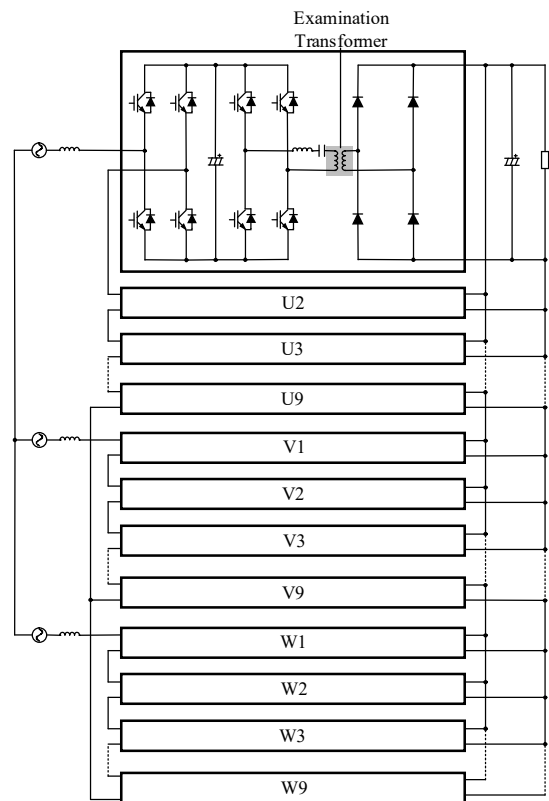


Fig. 1. ISOP connection assuming 6.6 kV system connection.

Table 1. Design condition.

Parameter	Value	
Frequency	f	30 kHz
Power	P	37.5 kW
Primary voltage	V_1	750 V
Output voltage	V_2	383 V
Maximum magnetic flux density	B	200 mT
Current density	J	4 A/mm ²

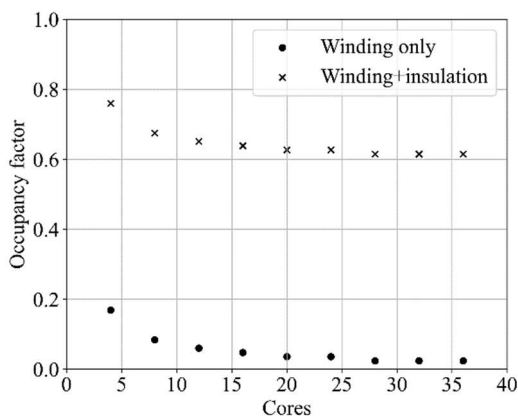


Fig. 2. Cross-sectional area per core.

Table 2. Design parameters.

Parameter	Value
Number of cores	16
Primary winding	N_1 8 Turn
Secondary winding	N_2 4 Turn
Primary inductance	L_1 2.3 mH
Secondary inductance	L_2 576 μ H
Primary winding cross section	A_{N1} 13.4 mm ²
Secondary winding cross section	A_{N2} 26.6 mm ²

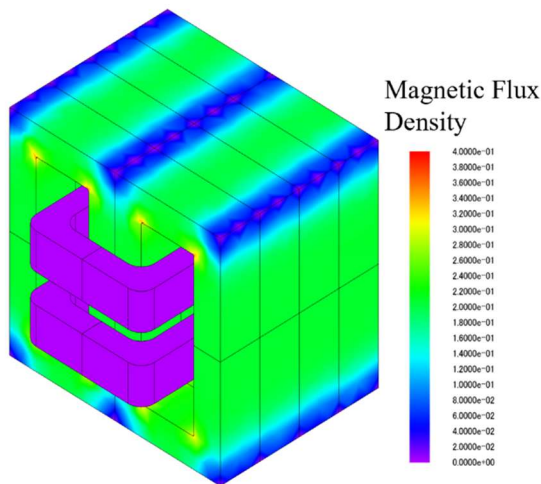


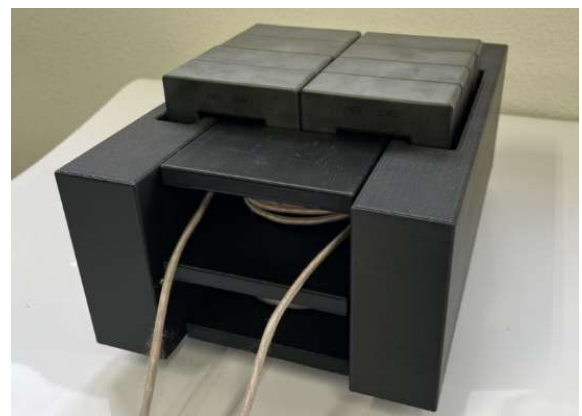
Fig. 3. Magnetic flux density analysis.

<2-2> 絶縁設計

高周波トランスの絶縁距離については明確な規定がないため、類似の規格を参考に絶縁距離を決定した。空間距離を決定する際、JISC61800-5-1 から 6.6 kVrms におけるの定格インパルス電圧を検討し、その電圧におけるの絶縁距離を JISC60664-1 に基づいて決定した。本規格において 6.6 kVrms

におけるの定格インパルス電圧はなく、空間距離は補完することができないため、上のレベルである 7.2 kVrms の値を用いた。7.2 kVrms かつ過電圧カテゴリ III より、定格インパルス電圧は 40 kV となる。この時の定格インパルス電圧 40 kV かつ不平等電界、汚染度 II におけるの絶縁距離は 60.0 mm となる。また、絶縁距離 60.0 mm とは電圧ピークが 30 kV を超える場合の反復ピーク電圧におけるの空間距離である。本回路において、30 kV はサージを考慮しても超過しない。よって、反復ピーク電圧の規格は考慮する必要はないため、定格インパルス電圧の規格である絶縁距離 60.0 mm で設計を行った。

Fig. 4 に電気設計と絶縁設計を考慮した作成したモールドなしとありの 2 種類のトランスを示す。また、Table 3 に作成したトランスのパラメータを示す。本結果より、インダクタンスはそれぞれ誤差率 20% 以内に収まっている。なお、一次巻線の直流抵抗が大きいのは、巻線断面積を小さくすることを目的として銅板を導体として採用したためである。



(a) Without molded transformer.



(b) Molded transformer.

Fig. 4. Prototype if the transformers.

Table 3. Transformer parameters.

		Without mold	With mold
Primary	Inductance [mH]	2.11	1.88
	Resistance [mΩ]	13.2	10.2
Secondary	Inductance [μH]	498	533
	Resistance [mΩ]	2.0	1.5

3. 部分放電試験

<3-1> 測定原理

Fig. 5 に絶縁体の等価回路を示す。ここで、 C_3 は部分放電発生部（ポイド）の静電容量、 C_{2a} 、 C_{2b} は C_3 に直列となる絶縁体の容量、 C_1 は並列容量である。ポイドにかかる電圧を ΔV とした時、放電電荷は(4)式となる。

$$Q = \Delta V \left(C_3 + \frac{C_1 C_2}{C_1 + C_2} \right) \quad (4)$$

部分放電は静電容量が小さい箇所が発生するため、 $C_1 \gg C_2$ 、 $C_2 \gg C_3$ と近似でき(5)式となる。

$$Q = \Delta V \cdot C_2 \quad (5)$$

しかし、実際に静電容量を測定不可能である。そのため、端子 a-b 間の電荷の移動を考える。まず a-b 間の電圧降下は(6)式となる。また、 $C_1 \gg C_2$ と近似すると(7)式となる。

$$\delta V = \Delta V \left(\frac{C_2}{C_1 + C_2} \right) \quad (6)$$

$$\delta V = \Delta V \frac{C_2}{C_1} \quad (7)$$

ここで、試料の全容量 C についての電荷量は(8)式となる。また、(5)式と同様の近似を行うことで(9)式となる。

$$q = \left(C_1 + \frac{C_2 C_3}{C_2 + C_3} \right) \times \Delta V \times \frac{C_2}{C_1} \quad (8)$$

$$q = \Delta V \cdot C_2 \quad (9)$$

(5)式、(9)式より $Q=q$ となった。従って、a-b 間の端子の放電電荷が部分放電試験発生部の電荷量と近似できるため、検出器で電荷量を測定することで放電電荷を計測することが可能である。

<3-2> 試験方法

Fig. 6 に部分放電試験の試験回路を示す。本試験では、部分放電測定器は DAC-PD-3、検出器は DAC-CP-2 を使用した。部分放電試験は放電電荷量を pC 単位で測定するため測定環境によってノイズが測定に大きくする。そのため、回路内のブロッキングコイル L は試料からの電源へ部分放電パルスの流出を阻止する役割、カップリングコンデンサ C は直流成分除去し、検出器に DUT で発生した部分放電電流を流す役割がある。

試料に作成したトランスの一次側巻線を高圧側、二次側巻線を GND となるように接続して試験を行った。部分放電

試験は電圧上昇時に比べて下降時は放電回数が多くなる傾向にあるため、放電消滅電圧は放電開始電圧より低い値となる⁽¹⁷⁾⁻⁽¹⁸⁾。そのため、電圧上昇時と下降時の放電の開始電圧及び消滅電圧によりトランスの評価を行った。また、部分放電試験を行う際に部分放電が起こったとする閾値を決める必要がある。今回は絶縁材の寿命に大きな影響を与える 50 pC を閾値として試験を行った⁽¹⁹⁾。

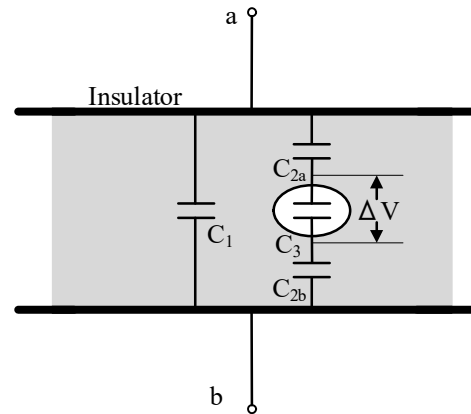


Fig. 5. Equivalent circuit of insulator.

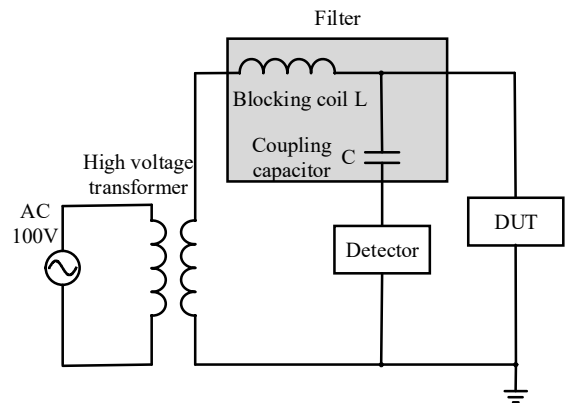
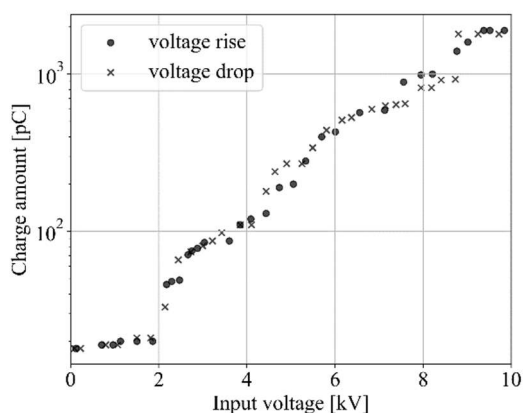


Fig. 6. Partial discharge test circuit.

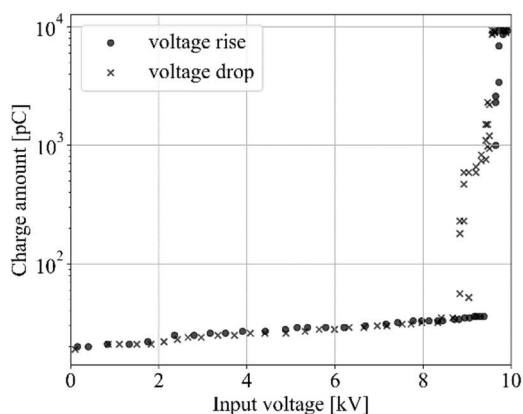
<3-3> 試験結果

Fig. 7(a)にモールドなしトランスの一次巻線—二次巻線間の部分放電試験を行った結果を示す。結果より絶縁材のない状態での放電開始電圧は 2.66 kVrms、放電消滅電圧は 2.14 kVrms であった。この結果から、モールドなしトランスではコア材を変更し、絶縁距離を長くとる必要がある。

Fig. 7(b)にモールドトランスの一次巻線—二次巻線間の部分放電試験を行った結果を示す。結果より放電開始電圧は 9.14 kVrms、放電消滅電圧は 8.67 kVrms であった。この結果よりモールドすることで一次—二次間の 6.6 kVrms の絶縁を達成できることを確認した。



(a) w/o mold.



(b) w/ mold.

Fig. 7. Partial discharge between primary and secondary windings.

4. まとめ

本報告では、ISOP 接続校正の SST に用いられる DC/DC コンバータに向けて高周波モールドトランスを開発し、部分放電試験を実施した。一次側 - 二次側間に最大で系統電圧が印加されることから高い絶縁性能が必要となる。そこで本研究では、モールドを施した SST 用トランスを開発し、同形状のモールドなしトランスを比較対象として部分放電試験を実施した。本試験の結果、モールドなしトランスの放電開始電圧が 2.66 kVrms、モールドありトランスの放電開始電圧が 9.14 kVrms であり、モールドにより絶縁性能が向上することを示した。以上より、6.6kV 系統に接続される SST 向け DC/DC コンバータとして要求される絶縁性能を達成することを確認した。

今後は、部分放電が起きやすい箇所を明らかにし、モールド

箇所最適化を行う。これにより冷却を考慮したモールドの構造を検討する。

謝辞

この成果は国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の委託業務 (JPNP14004) の結果から得られたものである。

文 献

- (1) L. Zheng et al., "Solid-State Transformer and Hybrid Transformer With Integrated Energy Storage in Active Distribution Grids: Technical and Economic Comparison, Dispatch, and Control," in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 10, no. 4, pp. 3771-3787, Aug. 2022.
- (2) 菊地尚斗, et al.: 「チョップセルを用いた単相 Solid-state Transformer の高パワー密度化に向けた単相電力脈動補償法」, 電気学会研究会資料. SPC= The papers of technical meeting on semiconductor power converter, IEE Japan/半導体電力変換研究会 [編]. 電気学会, 2020. p. 1-6.
- (3) S. A. Saleh et al., "Solid-State Transformers for Distribution Systems—Part II: Deployment Challenges," in IEEE Transactions on Industry Applications, vol. 55, no. 6, pp. 5708-5716, Nov.-Dec. 2019.
- (4) G. Ortiz, M. G. Leibl, J. E. Huber and J. W. Kolar, "Design and Experimental Testing of a Resonant DC–DC Converter for Solid-State Transformers," in IEEE Transactions on Power Electronics, vol. 32, no. 10, pp. 7534-7542, Oct. 2017.
- (5) E. S. Lee, J. H. Park, M. Y. Kim and J. S. Lee, "High Efficiency Integrated Transformer Design in DAB Converters for Solid-State Transformers," in IEEE Transactions on Vehicular Technology, vol. 71, no. 7, pp. 7147-7160, July 2022.
- (6) S. Chen and T. Czaszejko, "Partial discharge test circuit as a spark-gap transmitter," in IEEE Electrical Insulation Magazine, vol. 27, no. 3, pp. 36-44, May-June 2011.
- (7) R. Agarwal, H. Li, Z. Guo and P. Cheetham, "The Effects of PWM With High dv/dt on Partial Discharge and Lifetime of Medium-Frequency Transformer for Medium-Voltage (MV) Solid State Transformer Applications", in IEEE Transactions on Industrial Electronics, vol. 70, no. 4, pp. 3857-3866, April 2023.
- (8) J. Jiang, W. Chen, Y. Song and Z. Shen, "Active Control Strategy of Partial Discharge for Insulation of High-Power High-Voltage High-Frequency Transformers (H3Ts)," in IEEE Transactions on Industrial Electronics, vol. 70, no. 7, pp. 7521-7524, July 2023.
- (9) I. -J. Seo, U. A. Khan, J. -S. Hwang, J. -G. Lee and J. -Y. Koo, "Identification of Insulation Defects Based on Chaotic Analysis of Partial Discharge in HVDC Superconducting Cable," in IEEE Transactions on Applied Superconductivity, vol. 25, no. 3, pp. 1-5, June 2015, Art no. 5402005.
- (10) O. Kessler, "The Importance of Partial Discharge Testing: PD Testing Has Proven to Be a Very Reliable Method for Detecting Defects in the Insulation System of Electrical Equipment and for Assessing the Risk of Failure," in IEEE Power and Energy Magazine, vol. 18, no. 2, pp. 62-65, March-April 2020.
- (11) L. Niemeyer, "A generalized approach to partial discharge modeling," in IEEE Transactions on Dielectrics and Electrical Insulation, vol. 2, no. 4, pp. 510-528, Aug. 1995.
- (12) C. Thirumurugan, G. B. Kumbhar and R. Oruganti, "Effects of impurities on surface discharges at synthetic ester/cellulose board," in IEEE Transactions on Dielectrics and Electrical Insulation, vol. 26, no. 1, pp. 64-71, Feb. 2019.
- (13) Z. Guo et al., "A Novel High Insulation 100 kW Medium Frequency

- Transformer," in IEEE Transactions on Power Electronics, vol. 38, no. 1, pp. 112-117, Jan. 2023.
- (14) Z. Li, E. Hsieh, Q. Li and F. C. Lee, "High-Frequency Transformer Design With Medium-Voltage Insulation for Resonant Converter in Solid-State Transformer," in IEEE Transactions on Power Electronics, vol. 38, no. 8, pp. 9917-9932, Aug. 2023,.
- (15) 戸川 治朗:スイッチング電源のコイル/トランス設計, p36,CQ 出版,日本(2012).
- (16) 朴 青云, 今岡 淳, 山本 真義:「非制御 LLC 共振型コンバータを用いたモジュラーDC-DC コンバータの電流分担制御」, 電気学会論文誌 D, in IEEJ Transactions on Industry Applications, Vol. 143, No. 4, pp.337-348(2023).
- (17) 金澤 誠司, 榎園 正人, 柴北 俊英, 梅原 英嗣, 利光 淳, 二宮 信治, 谷口 秀樹, 安部 ゆかり:「高繰返しインパルス電圧印加によるエナメル線ツイストペアからの部分放電とオゾンの発生特性」, 電気学会論文誌 A, Vol. 132, No. 7, pp.587-594
- (18) K. Kimura, S. Ushirone, T. Koyanagi, Y. Iiyama, S. Ohtsuka and M. Hikita, "Fluctuation of partial discharge inception voltage and discharge location of twisted pair sample under repetitive impulse voltage," Proceedings of 2005 International Symposium on Electrical Insulating Materials, 2005. (ISEIM 2005), Kitakyushu, Japan, 2005, pp. 176-179 Vol. 1.
- (19) 上羽 正堯:「モールド絶縁の寿命に対する部分放電の影響」, 三重大学大学院工学研究科修士論文, 2014.